

# ACM32WB15 芯片蓝牙硬件设计指南

版本：V1.0

日期：2025-1-26



上海航芯电子科技股份有限公司

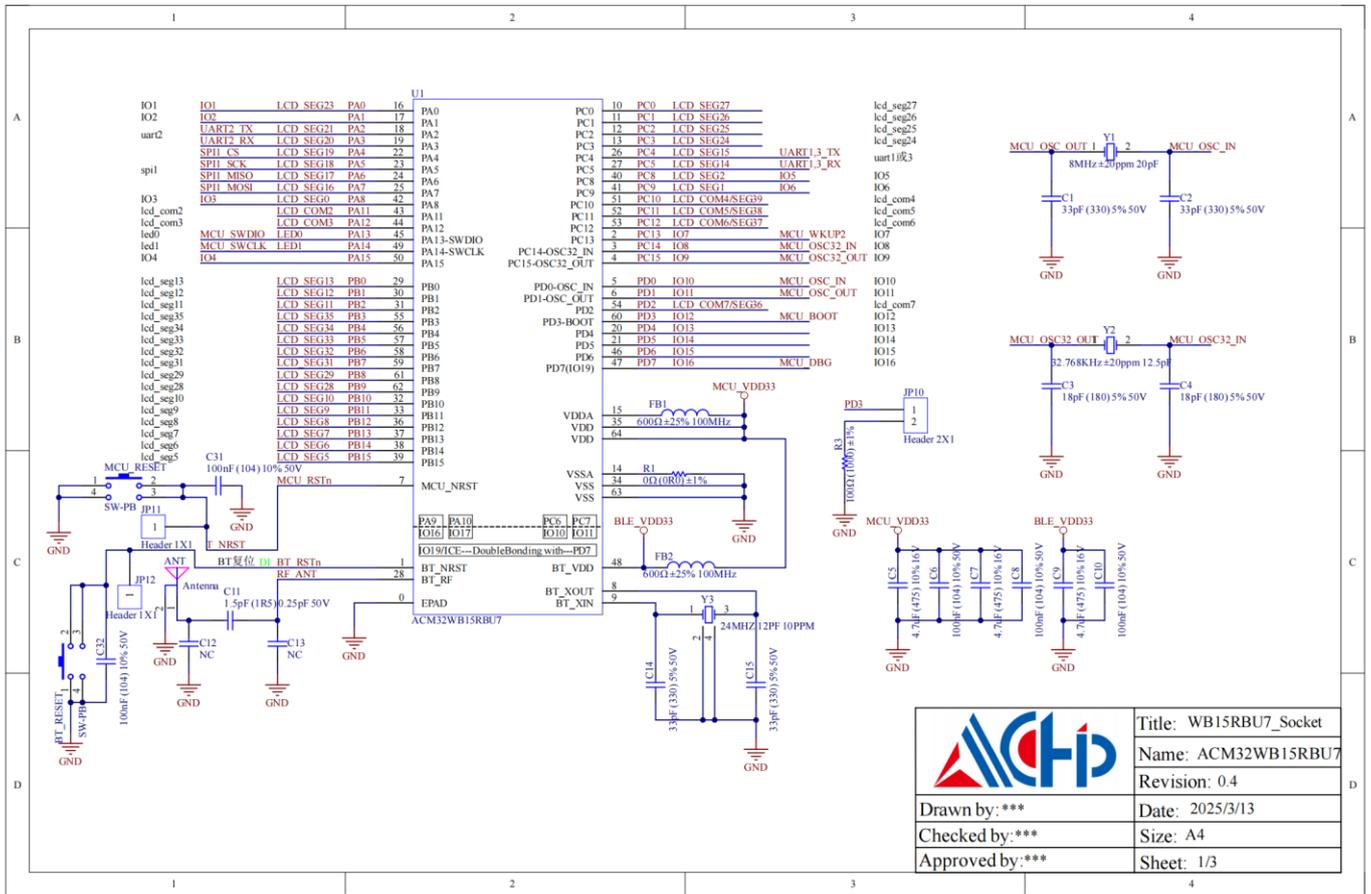
# 目录

目录 .....	2
1. 原理图参考设计推荐 .....	3
1.1. 参考电路设计 .....	3
2. PCB 参考设计 .....	4
2.1. 参考地大而完整 .....	4
2.2. 天线回流无阻隔 .....	5
2.3. 电容靠近芯片引脚, 就近过孔、独立接地、回流无阻隔 .....	5
2.4. 信号通路走线短、宽、渐近线、无折线 .....	6
2.5. 信号通路远离高频 (数字) 信号、用敷铜做屏蔽 .....	7
2.6. 适当添加测试点 .....	8
2.7. 滤波电容的选择 .....	9
2.8. 芯片 GND pad 处理 .....	9
2.9. 靠近芯片管脚 .....	9
2.10. 振荡器件远离天线 .....	9
2.11. 各层天线区域净空 .....	9
3. 版本历史 .....	10
4. 版权声明 .....	11

# 1. 原理图参考设计推荐

## 1.1. 参考电路设计

图 1-1 参考电路设计



设计注意点:

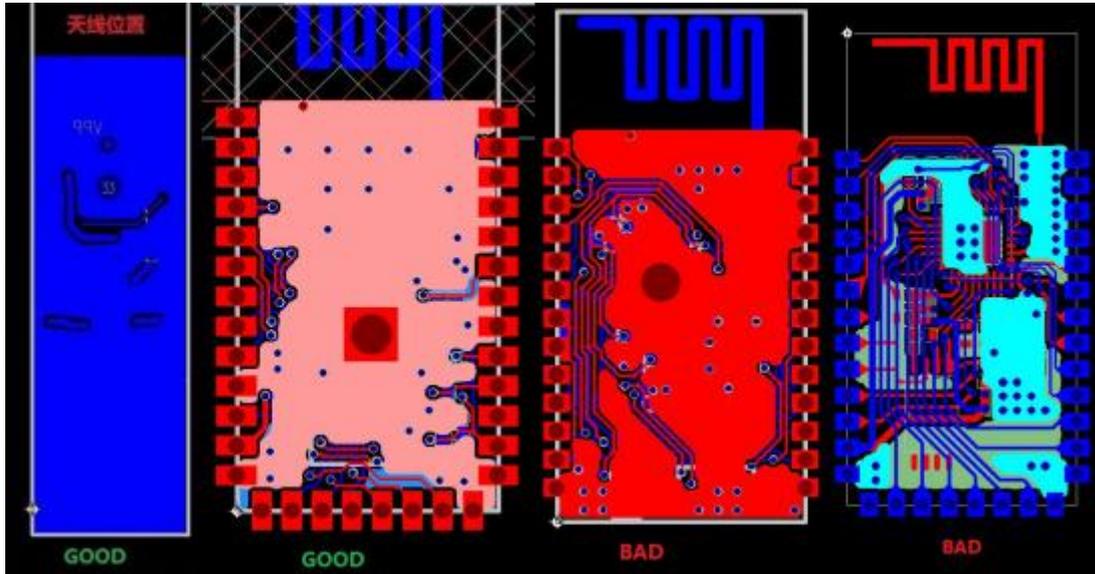
- 1、芯片及其他器件的封装和 pin 脚定义要和 datasheet 一致;
- 2、MCU\_RST、MCU\_VDD、BT\_VDD、ICE、GND, 必须接出测试点, 其他 GPIO 尽可能引出测试点;
- 3、BT\_RF 引脚需串联 1.5pF 电容到天线, 预留  $\pi$  网络匹配电路;
- 4、MCU\_RST、MCU\_VDD、BLE\_VDD 需接电容到 GND, 且靠近 IC 相应 pin 脚;
- 5、所有用到的电源输入输出 PIN 脚必须添加退耦电容;
- 6、MCU\_PC13 可以作为唤醒功能引脚;
- 7、建议使用 LDO 电源芯片给 ACM32WB15RBU7 芯片供电。

## 2. PCB 参考设计

### 2.1. 参考地大而完整

**大而完整的参考地**是 PCB 射频性能的基础，十分重要。双层板设计时，应将底层作为参考地层。要做到参考地大而完整，就要求双层板底层尽量不走线，最好的效果是底层无任何走线。下面 4 图中，左 1 和左 2 为**优秀设计**。左 3 的敷铜被走线分割不完整。左 4 没有参考地，几块小面积敷铜零散而孤立。

图 2-1 参考地大而完整

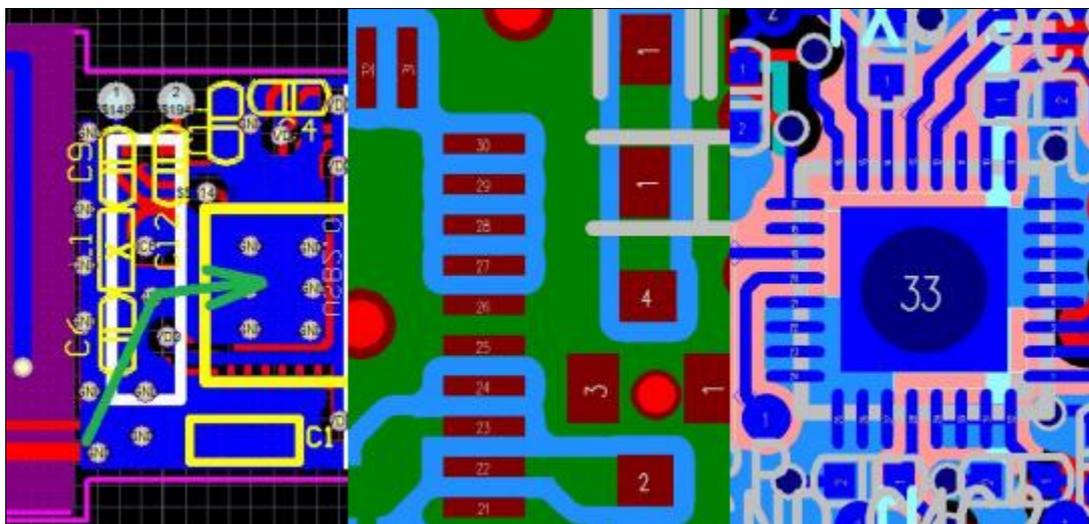


地平面实在无法保证充分完整性时，首要保障下面 3 点：

1. RF 信号走线下的参考地不被割裂；
2. 保障天线参考地回流芯片地完整性；
3. RF/ANA 相关管脚 (BLE\_RF\_ANT, BLE\_VDD, BLE\_XOUT, BLE\_XIN) 参考地完整性。

下图左 1 由于 PCB 面积小只能勉强做到上述三点，实属无奈之举。**迫不得已情况下**可采用以下做法：利用 NC 数字管脚（如，不使用的 GPIO）作为 GND 将参考地回流通路打通，并尽可能增加地面积。如左 2 和左 3 两图。

图 3-2 参考地大而完整



## 2.2. 天线回流无阻隔

天线参考地尽快回流到芯片地，所以在天线回流路径需要：距离最短、没有阻隔、连接良好。下面 4 图中箭头为回流路径，左上和右上是**优秀设计**，都做到了最短路径。左下回流路径被几条走线阻隔，增长了回流距离。右下芯片地与天线间仅有一条走线连接（见白色圈内），天线参考地几乎无法回流到芯片地，不可取。

图 4-3 天线回流无阻隔

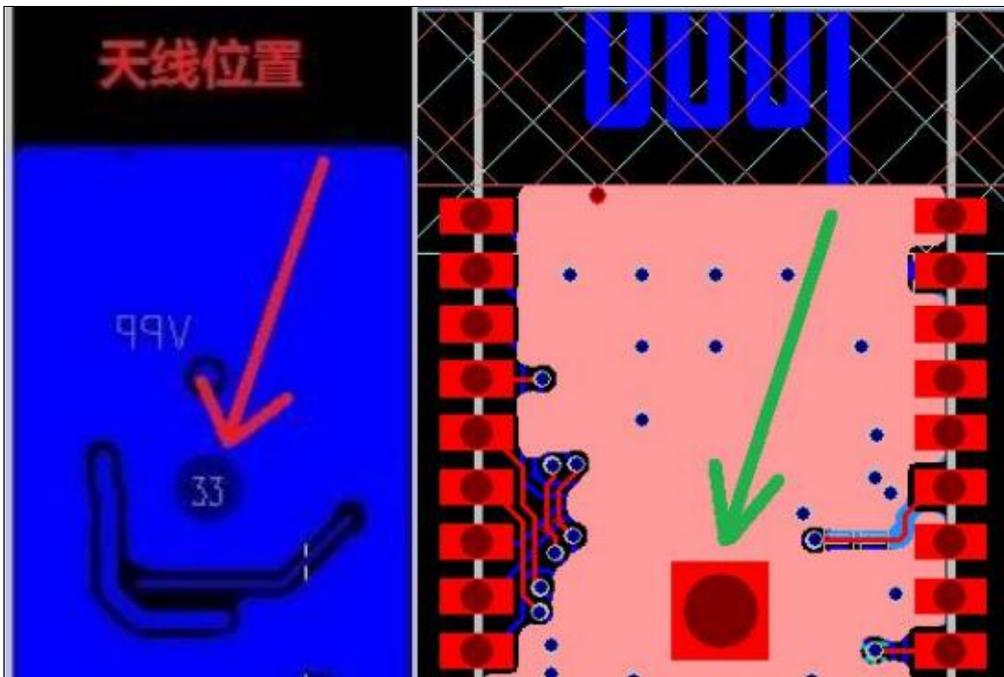
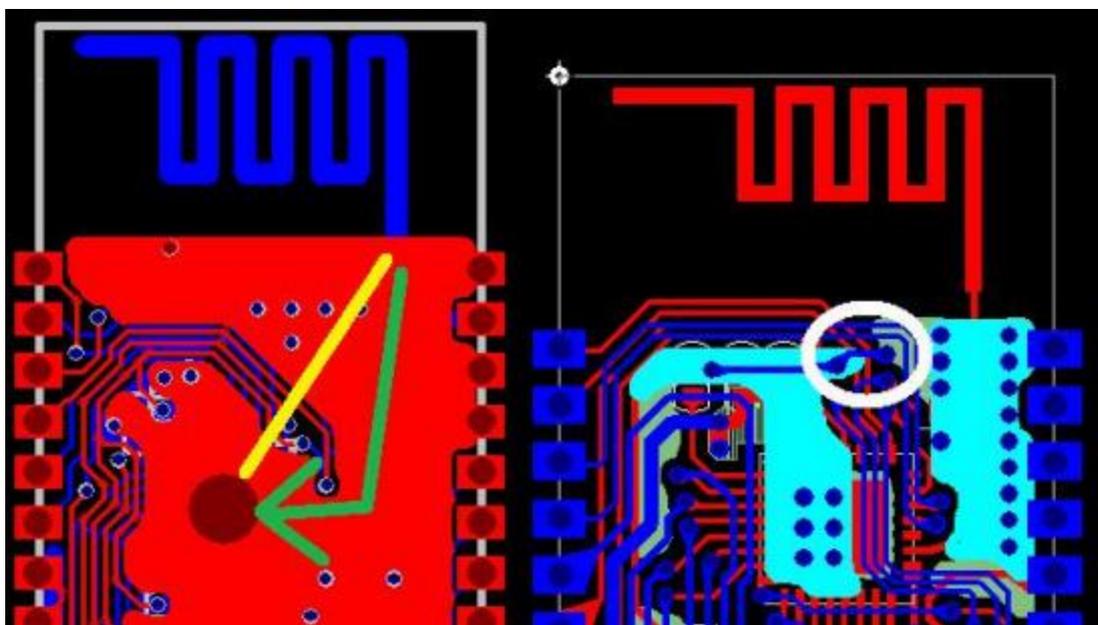


图 5-4 天线回流无阻隔

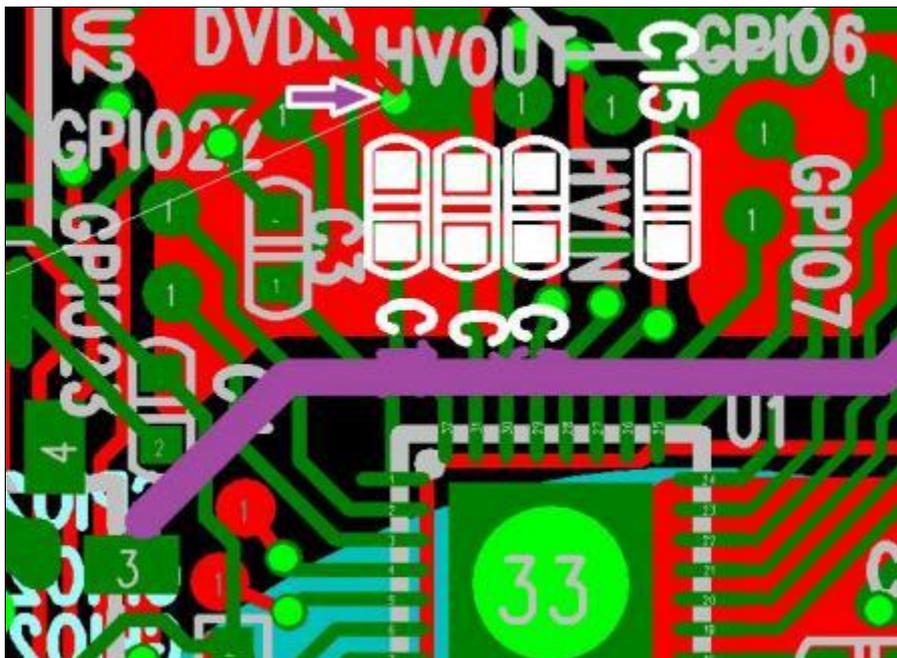


## 2.3. 电容靠近芯片引脚，就近过孔、独立接地、回流无阻隔

芯片周围会有一些滤波电容，这些电容的接地脚需要有单独过孔接至底层，并保证回流到芯片地的路径上没有阻隔。

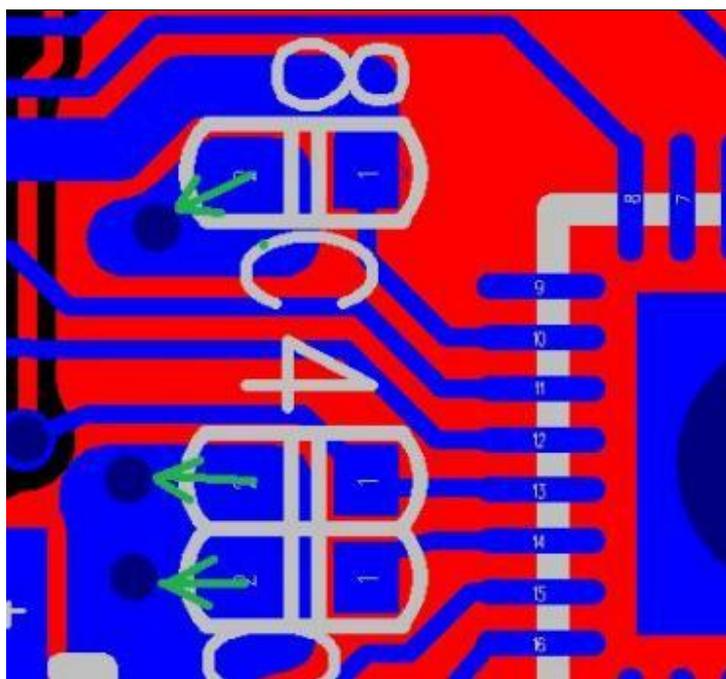
下图中选中的 4 个（白色）电容布局不合理。其中，左边三个电容 GND 脚并联后共用 1 个过孔（紫色箭头）接至底层 GND，没有做到“独立过孔接地”。右边电容虽然单独接地，但是过孔距离较远，延长了回流路径。4 个电容的共性问题是他们接地铺铜被一条走线（紫色）阻隔，无法回流到芯片 GND。同时，这 4 个电容距离芯片引脚较远。

图 6-5 电容靠近芯片引脚，就近过孔、独立接地、回流无阻隔



下图为优秀设计，图中 3 个电容均做到靠近芯片引脚，就近过孔、独立接地、回流无阻隔。

图 7-6 电容靠近芯片引脚，就近过孔、独立接地、回流无阻隔

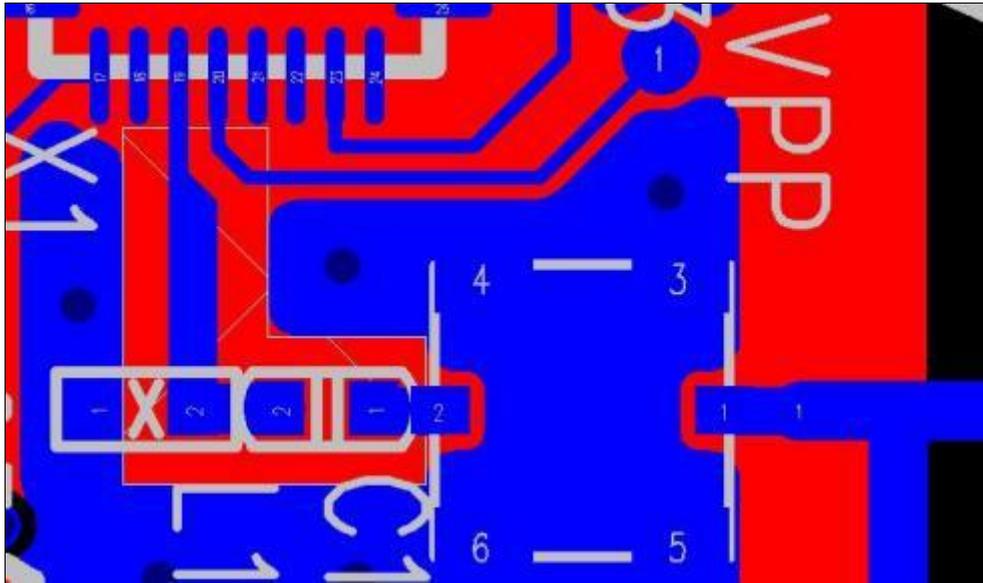


### 2.4. 信号通路走线短、宽、渐近线、无折线

一般信号通路要求 50ohm 阻抗线，在没有条件达到 50ohm 阻抗时走线应做到以上原则。“短”是为了尽量避免不满足要求的走线带来负面影响。“宽”是指走线宽度与匹配器件焊盘保持同一宽度，这是为了避免任何“不连续”。渐近线是指在线宽发生变化时使用渐变处理，这是为了避免任何走线形状“突变”。折线会产生天线效应，使能量散失或吸收干扰，所以在走线方向发生变化时须使用圆弧走线或在匹配器件焊盘上旋转 90°。总旋转角度最好不要超过 180°。

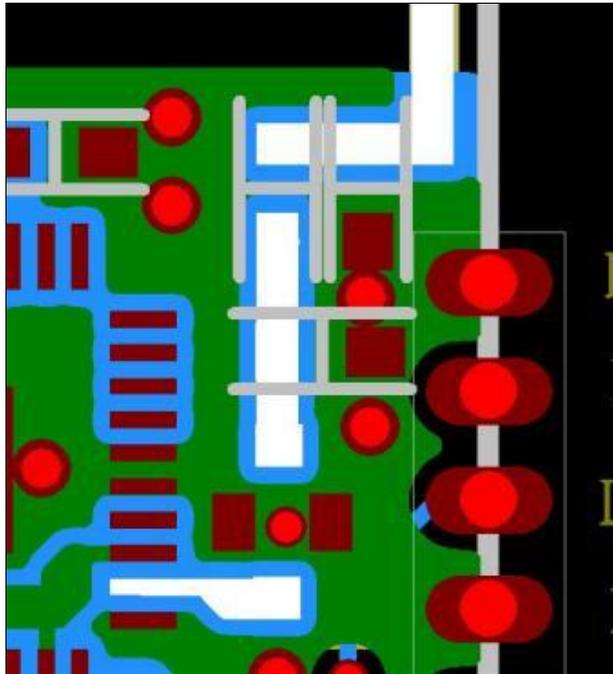
下图做到了“宽”、“渐近线”、“无折线”原则，但是从芯片 RF 脚至第一个电感间走线较长。如允许，可移动天线位置来优化此项。

图 8-7 信号通路走线短、宽、渐近线、无折线



下图转角过多，其他方面都很优秀

图 9-8 信号通路走线短、宽、渐近线、无折线



## 2.5. 信号通路远离高频（数字）信号、用敷铜做屏蔽

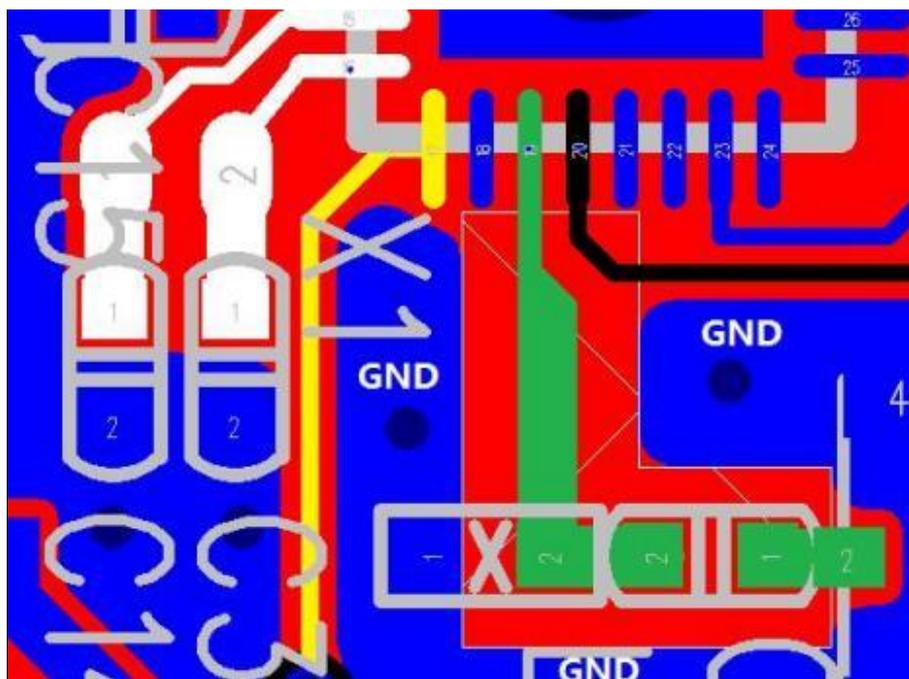
射频信号会被高频信号和数字信号干扰，所以应尽量远离，无法远离时要做好屏蔽。下图中绿色为 RF 信号通路，黄色为 ICE 信号线（数字），白色为晶振走线。信号通路和干扰源之间没有任何屏蔽，这是不优设计。

图 10-9 信号通路远离高频（数字）信号、用敷铜做屏蔽



下图是优秀设计。绿色 RF 信号通路与干扰源（黄、白）间有很好屏蔽。同时信号通路的其他方向也做了屏蔽。另外，图中黑色走线是直流电源，他并不是干扰源，相反可以起到一定屏蔽作用。

图 11-10 信号通路远离高频（数字）信号、用敷铜做屏蔽



## 2.6. 适当添加测试点

为了配合量产测试平台对 PCBA 进行测试，开发者在设计 PCB 时需要引出以下测试点：

表 2 1 适当添加测试点

测试点	电源或信号	描述
1	VDD	被测设备电源
2	GND	信号/电源地
3	PD7(ICE)	芯片蓝牙部分调试/下载端口

4	PA13-SWDIO /PA14-SWCLK	芯片数字部分调试/下载端 □
---	---------------------------	-------------------

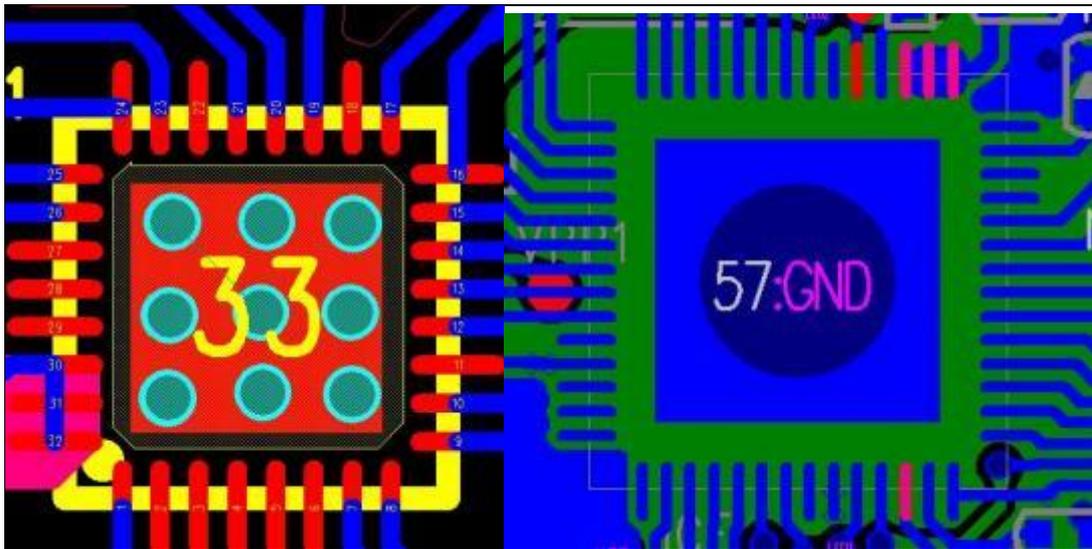
## 2.7. 滤波电容的选择

MCU\_VDD, BLE\_VDD, MCU\_RESET, BLE\_RESET 引脚均需添加滤波电容, 并且尽量靠近 PIN 脚。这样静电进来时此 3 路信号可以同时波动, 否则波动相位会有差异造成 reset 误触发。

## 2.8. 芯片 GND pad 处理

芯片 GNDpad 表层设置铜箔 cutout 区域。Pad 下打多个通孔, 便于焊接, 和芯片散热。具体如下图所示。中心焊盘地, 需要使用 3mm 的中心通孔焊盘接地, 板背面可以加锡, 防止虚焊和焊锡过多挤压溢出。

图 12-11 芯片 GNDpad 处理



## 2.9. 靠近芯片管脚

晶振尽量靠近芯片, 且走线短。负载电容靠近晶振对应管脚, 且就近打孔, 独立接地。

## 2.10. 振荡器件远离天线

振荡器件如绕线电感、晶振, 会对天线性能产生影响。要尽量远离天线。

## 2.11. 各层天线区域净空

为避免金属元件对天线收发特性的干扰, 各层的天线区域要净空。

### 3. 版本历史

版本	日期	作者	描述
V1.0	2025-1-26	Aisinochip	初始版

## 4. 版权声明

本文档的所有部分，其著作产权归上海航芯电子科技股份有限公司（简称航芯科技）所有，未经航芯科技授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯科技及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

### 联系我们

公司：上海航芯电子科技股份有限公司

地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室

邮编：200241

电话：+86-21-6125 9080

传真：+86-21-6125 9080-830

Email: [service@hangChip.com](mailto:service@hangChip.com)

Website: [www.HangChip.com](http://www.HangChip.com)